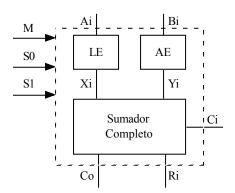
Reporte de la Actividad en Grupo

Grupo No:	Fecha de la reunión:	Duración:			
Asistentes y rol desempeñado por cada uno:					

Actividades a desarrollar:

- 1- Representar en un mapa de Karnaugh y minimizar a forma de suma de productos la función: **F(A, B, C, D) = A.B.C'.D' + A'.B.C' + A.B.D + A'.C.D + B.C.D'**
- 2- Representar en un mapa de Karnaugh y minimizar a forma de producto de sumas la función: F(w, x, y, z) = (x' + y')(w' + x' + y)(w' + x + z)
- 3- Se desea diseñar una Unidad Lógica-Aritmética (ULA) de cuatro bits, con las funciones mostradas en la tabla. Se dispone de sumadores completos de un bit y compuertas diversas. Para cada bit se sugiere la siguiente estructura:



М	S0	S1	Función
0 0 0 0 1 1 1	0 0 1 1 0 0	0 1 0 1 0 1	A' A AND B A (pasar A) A OR B A - 1 A + B A - B A + 1

La ULA constará de cuatro de las unidades mostradas, conectadas de manera similar a lo que se hizo para el sumador de 4 bits. Diseñar las salidas de los bloques "LE" y "AE" y la función de entrada del bit menos significativo de acarreo, C₀, como funciones de las señales de control M, S0 y S1.

